

論文名 高速デジタル制御方式 DC-DC コンバータに関する研究

氏名 佐々木 正博

近年、マルチメディアの推進により電子通信機器における心臓部としての電源の役割はますます重要となっている。これに伴い、電源部においては半導体集積化された電子通信機器本体の大きさに見合うようにより一層の小形、軽量化が求められている。この要求を満たすために、スイッチング周波数の高周波化が進められ、通常、電子部品の高周波における損失を考慮して 100kHz から 1MHz の周波数帯がよく利用されている。また、電子通信用電源においては、モニタリング機能の付加、制御回路の部品点数および微調整箇所削減等により信頼性の向上が図られている<sup>(1)~(3)</sup>。このような場合にデジタル回路は有用であり、デジタル制御方式 DC-DC コンバータの利用が試みられている<sup>(4),(5)</sup>。これはデジタル回路が本質的に半導体集積化に適しているため制御回路部の部品点数を減少することができ、また、制御パラメータの設定やインテリゼント化が容易であり、経年変化が少ない、温度の変化に対して強い等の優れた特徴を持っているためである。

デジタル回路を用いて制御回路を構築する場合には大別して 2 つの方式がある。1 つの方式は制御対象の制御量、例えば DC-DC コンバータの出力電圧をサンプル・ホールド回路によりホールドし、A/D 変換器でデジタル量に変換する方式である。通常、このデジタル量はマイクロプロセッサあるいは DSP(Digital Signal Processor)により演算処理される。このため、A/D 変換器における変換時間およびその後の演算時間により、スイッチング周波数が高くなると 1 周期間にサンプル・ホールド可能な回数は極端に少なくなる。さらに 100kHz 以上のスイッチング周波数においてはスイッチング周期毎のサンプリングが不可能になり、大きな時間遅れが生じ、これが動特性に対して著しく影響する場合がある<sup>(6)</sup>。このように、この方式では、高周波化が難しく、またサンプル回数が非常に少ないためノイズの影響を受け易い。もう 1 つの方式は出力電圧を VCO(電圧制御発振器)により高周波の FM 信号に変換し、そのパルス数をアップカウンタで計数する方式である。この方式では、ノイズの影響を受け難いが、主スイッチのオン期間の最大よりもサンプリング期間を長くするためスイッチング周期のほぼ全体に渡ってサンプリング期間を設定している。したがって、得られたデジタル量の演算処理には高速処理可能な専用回路を用いることが望ましい。

本研究では、VCO を用いた高速デジタル制御方式が、通信用整流器ユニットへの実用性について検討した。また、スイッチング電源のためのインテリゼント機能を持つ汎用的なデジタル制御回路を提案し、動作原理および動作特性について検討した。さらに、定電圧、定電流および定電力の複数の制御系を切替える際に生じる問題点を明らかにし、その解決策を提案した。最後に、スイッチング周波数を 1MHz で動作させた場合について検討し、良好な静特性および動特性が得られることを確認した。本論文における各章の内容

は以下の通りである。

第2章では、まずVCOを用いた高速デジタル制御方式を出力容量が2.5kWの通信用整流器ユニットのDC-DCコンバータ部に適用した場合の出力電圧安定化特性、負荷がステップ変化した場合の過渡応答特性を示し、従来のアナログ制御方式と比較検討した。

第3章では、DC-DCコンバータの主スイッチのオン時間あるいはオフ時間、スイッチング周期の最大値および最小値の設定条件をプログラマブルカウンタに予め与えることにより、DC-DCコンバータの代表的な制御方式であるPWMとPFM方式を任意に選択できる新しいデジタル制御回路を提案し、提案するデジタル制御回路の構成および動作原理を示し、プログラマブルカウンタの設定値と制御パラメータの関係を明らかにする。次に、提案したデジタル制御回路をPWMおよびPFM方式DC-DCコンバータに適用した場合の出力特性について明らかにした。

第4章は、定電圧、定電流および定電力の複数の制御系の制御切替わり時に生じる出力変動により起こる問題は、過大な電流、電圧を伴う半導体スイッチにかかるストレスと出力電圧跳ね上がりにより負荷装置に与える影響である。さらに、原因である積分回路部の飽和現象について述べ、解決策として、積分制御回路に制限を設ける回路を提案し、応答改善の回路構成と動作原理について述べると共に改善された変動特性を検討した。実験では、新しく製作したデジタル制御IC(DIC)を用いているのでこのICの構成と特徴についても明らかにした。

第5章では、デジタルP-I-D制御回路の構成および動作原理を示し、出力電圧設定の分解能とサンプリング期間の関係から制御回路の高周波化について検討した。次に、1MHzで動作可能な高速デジタルP-I-D制御回路を用いたDC-DCコンバータの静特性および動特性について検討し、また、遅れ時間を考慮した場合と、考慮しない場合の制御回路の系の安定限界について考察した。この章より1MHz以上の高周波スイッチングに対してもデジタル制御が可能であり、良好な結果を得られることが分かった。

第6章では、第2章から第5章までを総括した。